

# 多媒体芯片上 RISC 核的设计研究

章 勇 周 峰 姚庆栋

(浙江大学信息与智能系统研究所, 杭州 310027)

**摘 要** 探讨了多媒体芯片上 RISC 核的设计方法, 研制了一种适合于多媒体应用的 RISC 核 MRI, 该芯片核可广泛用于图象通信、音频编码和视频点播服务等领域。通过原型实现的方法证明了 MRI 设计的逻辑正确性。

**关键词** RISC 核 多媒体应用

## 0 引 言

随着 VLSI 技术的发展和微处理器性能的提高, 将多媒体功能与微处理器计算相融合的集中解决方案已成为多媒体系统实现的重要手段之一。这一新兴技术以“系统在芯片”(System on Chip)的多媒体集成为设计宗旨, 力求能够满足消费类电子产品大批量和低价位的需要。

在这样的背景下, 多媒体芯片上各种各样的嵌入式微处理器“核”日趋重要。特别是80年代后期出现的精简指令集计算技术(RISC), 由于具有灵活、高效、易于使用的特点, 已逐渐成为现代嵌入式多媒体系统中的微 CPU 和微控制器(MCU)实现的主流。如 C-Cube 和 IBM 公司的 MPEG 解码器芯片, 以及 LSI 公司机顶盒方案各芯片的组成结构中, 均无一例外地嵌入了 RISC 核。因此, 开发高性能的嵌入式 RISC 核是研制多媒体系统芯片的关键。

本文针对多媒体计算的主要特点, 提出了若干 RISC 体系结构的改进方法, 并在此基础上设计了一种嵌入式 RISC 核 MRI, 该芯片核不仅具有 RISC 技术的主要优点, 而且在体系结构上进行了优化, 以适合于多媒体系统应用, 文章最后介绍了该芯片核的一种典型应用, 并给出了 MRI 的原型实现。

## 1 多媒体芯片 RISC 核的设计策略

### 1.1 RISC 设计准则

RISC 的设计宗旨是通过减少每条指令的平均时钟周期数(简称为 CPI)获得高性能的 CPU。一般的 RISC 设计准则包括:

- (1) 指令功能和指令执行周期数之间的正确权衡。通常的机器指令应比较简单, 即指令类型总数较少, 指令的寻址方式单一。
- (2) 程序大小和执行时间之间的正确权衡。固定长度, 固定格式的指令和指令的流水执行比程序的大小更加重要。
- (3) 面向寄存器堆的结构。由于片间频宽比片上频宽低很多, 因此大部分指令操作应尽可能地在寄存器间进行, 以减少对存储器的访问。
- (4) 在系统中引入指令 Cache。数据 Cache 和指令 Cache 多采用哈佛结构, 分别有各自的总线, 以消除取指和数据访问之间关于存储器的资源冲突, 高效地支持指令流水线的工作。

### 1.2 用于多媒体处理的改进 RISC 结构

在遵照 RISC 设计的基本准则的前提下, 针对多媒体应用的特点, 本文对普通 RISC 核的体系结构作了如下改进:

- (1) 增强指令集的逻辑运算功能

在多媒体数据处理中,除了一般通用 RISC 微处理器具有的定点加减和布尔逻辑运算以外,还常涉及以下运算:

**绝对值运算**,如在视频图象处理中帧绝对差的计算。

**比较操作**,这是在进行 Huffman 编解码时经常用到的逻辑运算。

**限幅函数**,例如对8bit 量化的图象,其恢复像素值必须由限幅函数限制在0~255之内。

这些数据操作均需要多条普通运算指令完成,按照 RISC 体系结构的设计观点,事件发生的频度决定了指令集的选取。因此,为了提高微处理器效率,我们在指令集中增加了这些特殊的操作指令,并在运算逻辑单元中设置相应的逻辑。

### (2) 缩小数据路径的宽度

实验表明,32位宽的数据在普通 RISC 微处理器的通用程序中使用较多<sup>[2]</sup>,然而对于多媒体数据来说,这一宽度并不适宜。由于图象数据的宽度一般为8~12bit,声音数据宽度为8~14bit,32位的数据路径不仅会浪费大量的片上资源,而且也使得微处理器难以与存放这些媒体数据的存储器相匹配,从而增加额外的处理器操作。基于以上原因,我们将数据路径的宽度减小为16位。

### (3) 设置大容量的寄存器堆

一般通用 RISC 核内部的寄存器数目为8~32个<sup>[2]</sup>,但这并不能满足多媒体 RISC 核大批量处理数据的需要。如在程序执行时频繁地与外部存储器进行数据交换,必然会严重影响处理器的执行效率。因此,适合于多媒体数据操作的 RISC 核,应具有数目较多的通用寄存器,综合考虑片上资源的合理利用,我们认为256~512个寄存器是比较合适的。

### (4) 连续的输入输出操作

多媒体数据通常以帧或块的形式作为处理的基本单元,如音频媒体中的帧单元以及视频媒体中的宏块。为了提高对外界存储器进行数据存取的速度,在 RISC 核中应设置特殊的输入输出逻辑,能够实现连续的读写操作,使微处理器只通过一两条指令就可以集中与存储器进行大量的数据交换。

### (5) 增加转移地址生成逻辑

由于多媒体处理需要大量的循环和跳转指令,这将会带来严重的流水线控制相关问题,从而干扰流水线的满负荷工作。为减少转移指令造成的流水线效率损失,应考虑在 RISC 核内部增加额外的转移地址生成逻辑,使得微处理器在指令译码之后,就

可直接获得下一执行指令的地址值。

## 2 RISC 核 MRI 的体系结构

依照上文提出的设计准则,我们设计了用于多媒体数据处理的 RISC 芯片核 MRI。

### 2.1 MRI 的指令系统

#### (1) 指令种类

MRI 的指令系统共设指令74条,分为运算指令、数据存取指令、控制指令、专用寄存器写指令四类。由上文所述,在指令集中还相应地增加了特殊运算指令和连续读写指令。

#### (2) 寻址方式

虽然复杂的寻址方式具有大量减少指令数目的能力,但同时也占用了大量的片上资源,增加了芯片设计的复杂度。考虑到 MRI 具有连续的数据存取功能,存储器访问方式简单,因此可以减少寻址方式的种类,以进一步简化译码逻辑,优化程序密度与速度。

MRI 支持的寻址方式包括立即数寻址、寄存器寻址和寄存器间接寻址。

#### (3) 指令集编码

RISC 指令设计的规范是将指令划分为若干字段,每一字段分别用于操作码和操作数的编码。MRI 的指令宽度固定为32bit,由于采用的是面向寄存器的内部存储方式,因此 MRI 的运算指令均为三操作数编码格式,具有较高的执行效率;为利于 RISC 核的硬连线控制,指令操作码的编码完全采用水平方式,同时,操作码的某些比特位直接去驱动系统中重要的控制信号,以简化控制逻辑,缩短指令译码时间。

### 2.2 MRI 的组织结构

该 RISC 核的组成结构如图1所示。从图中可以看到,一条指令的执行由四级流水完成,即从指令存储器中取出当前指令、指令译码并取出操作数、指令执行和执行结果回写。由于 MRI 省略了访问外部存储器的流水级,因此缩短了运算结果的回写时间;输入输出单元则被放在与算术逻辑单元相等的位置上,以充分满足多媒体应用中 RISC 核与外界存储器大量数据交换的需要。

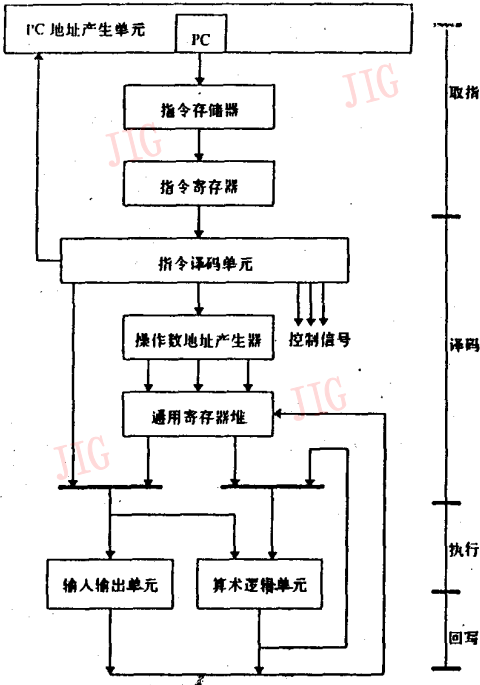


图1 MRI的系统组织结构

### 3 MRI 的典型应用

随着多媒体通信业务的迅速发展,视频编码技术已经在可视电话、会议电视、数字电视等领域中得到了广泛的应用,相应的国际标准也陆续推出,如 H. 261、H. 263、MPEG 以及美国全数字高清晰度电视的大联盟方案。高效的视频编解码芯片已成为这些标准得以推广实施的关键。MRI 针对多媒体数据处理特点的设计,正适合于以宏块为基本处理单元的编码需要,从而可作为编码器芯片的嵌入核,下面简要介绍 MRI 用于编码器芯片的实现方案。

在以上各视频编码标准中,其编码器框架均采用了基于 DPCM/DCT 的混合编码算法,如图2所示。

在进行相关的编码芯片设计时,可将该算法按各功能组成部分划分为低层处理和 中层处理两类(见图2),低层处理是有规则性的细粒度计算,

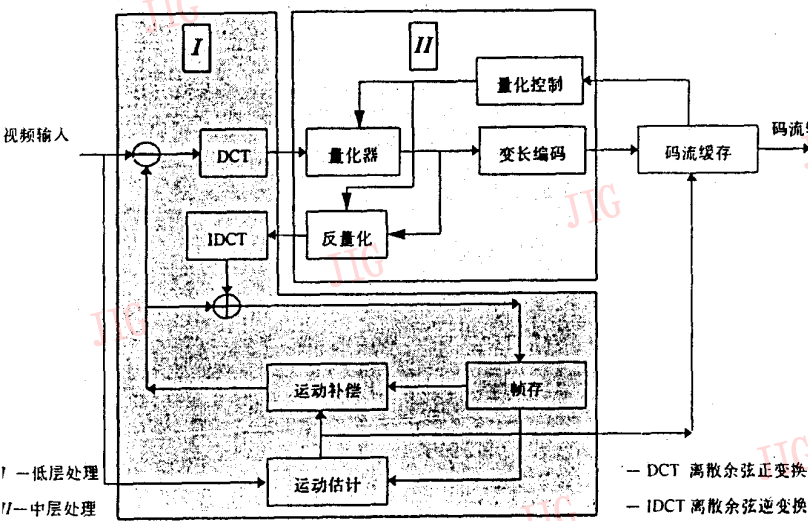


图2 编码算法的分层结构

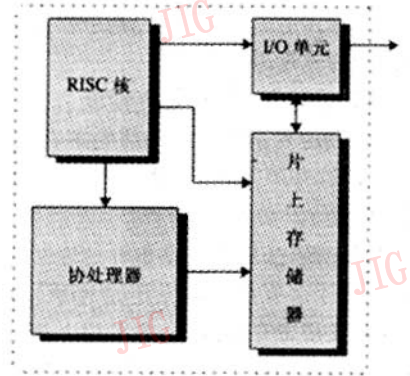


图3 编码芯片的结构

可由通用的运算协处理器完成;而中层处理涉及到复杂的控制操作,需要系统具有较强的可编程性,则用 MRI 来完成该层的处理任务,同时 MRI 还可兼顾到整个编码系统的控制与协调。图3是这种编码芯片的结构框图。

### 4 MRI 的原型实现

在进行 ASIC 设计之前,一般用原型实现的方

法来验证芯片逻辑设计的正确性。现场可编程门阵列(FPGA)由于具有设计周期短、使用自由度高和开发费用低等诸多优点,已成为目前最常用的原型载体之一。

FPGA 是一种半定制的 ASIC 芯片,其布局结构由内部多个逻辑块组成,而各逻辑块之间的内部连线机制构成了 FPGA 的布线结构。在实际应用中,FPGA 的布局布线是由用户在现场完成的。由于设计人员不需要承担投片风险和费用,因此 FPGA

十分适合于 ASIC 投片前的原型测试工作,例如 Intel 公司的 Pentium 微处理器在研制阶段就采用了 FPGA 技术。

本文选用 Altera 公司的 Flex10k 系列 FPGA 芯片,进行 MRI 的逻辑测试工作。该芯片基于静态 RAM 编程,逻辑块由查找表构成,其等效门数最高可达10万门<sup>[3]</sup>。最后的仿真时序表明,MRI 的逻辑功能符合设计要求。

## 5 小 结

多媒体实现技术的关键是芯片,而嵌入式 RISC 核又是多媒体芯片的心脏。本文从多媒体应用的角度出发,设计了一种多媒体 RISC 核 MRI,MRI 的基本特点包括:

- (1)采用四级流水,将对外部存储器的数据存取独立出来进行。
- (2)具有大容量的寄存器堆,避免频繁访问存储器。
- (3)设有专用的块传输指令,减少数据交换的额外开销。



**周 峰** 丹麦 Odense 大学计算机系博士后。现为浙江大学信息处理教研室主任,副教授。主要研究兴趣包括多媒体交互通信、图象压缩编码、专用芯片设计等领域。

销。

- (4)增加了多媒体数据处理中常用的操作指令,提高了代码执行的效率。

MRI 的原型实现已证实了该设计在逻辑上的正确性,该核可以广泛用于图象通信、音频编码以及视频点播等多媒体领域。

**致谢:**本文得到浙江省综合信息网技术重点实验室支持,在此表示感谢。

## 参 考 文 献

- 1 Jim Turley. CPU and DSP cores vie for ASIC designers' attention. Computer Design. Jan,1997.
- 2 Patterson D A, Hennessy J L. Computer architecture a quantitative approach. Morgan Kaufmann Publishers, Inc,1996.
- 3 Altera Data Book, Altea Corporation, June,1996.



**章 勇** 浙江大学信息与智能系统研究所博士研究生。主要研究兴趣包括专用系统芯片设计、视频通信、多媒体信息处理等领域。



**姚庆栋** 浙江大学信息与智能系统研究所教授、博导。

## Research on Multimedia RISC Core Design

Zhang Yong, Zhou Feng, Yao Qingdong

(Institute of Information and Intelligent System Zhejiang University, Hangzhou 310027)

**Abstract** Embedded microprocessor core is an important part of multimedia chip. In this paper, the design strategies for multimedia RISC core are expounded. MRI, a novel RISC core which is suitable for multimedia applications, is then presented with these strategies. MRI can be widely used in many multimedia areas such as image communication, audio encoding and video-on-demand service. The prototype implementation has verified its logic validity.

**Keywords** RISC core, Multimedia application